

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日
Date of Application:

2003年 3月19日

出 願 番 号
Application Number:

特願2003-074834

[ST.10/C]:

[JP 2003-074834]

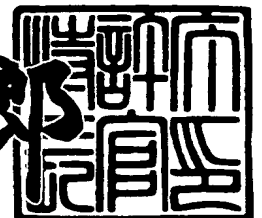
出 願 人
Applicant(s):

インターナショナル・ビジネス・マシーンズ・コーポレーション

2003年 5月20日

特 許 庁 長 官
Commissioner,
Japan Patent Office

太田信一郎



出証番号 出証特2003-3037040

【書類名】 特許願

【整理番号】 JP9030039

【提出日】 平成15年 3月19日

【あて先】 特許庁長官 殿

【国際特許分類】 G06F 9/45

【発明者】

【住所又は居所】 神奈川県大和市下鶴間 1 6 2 3 番地 1 4 日本アイ・ピー・エム株式会社 東京基礎研究所内

【氏名】 稲垣 達氏

【発明者】

【住所又は居所】 神奈川県大和市下鶴間 1 6 2 3 番地 1 4 日本アイ・ピー・エム株式会社 東京基礎研究所内

【氏名】 小松 秀昭

【特許出願人】

【識別番号】 390009531

【氏名又は名称】 インターナショナル・ビジネス・マシーンズ・コーポレーション

【代理人】

【識別番号】 100086243

【弁理士】

【氏名又は名称】 坂口 博

【代理人】

【識別番号】 100091568

【弁理士】

【氏名又は名称】 市位 嘉宏

【代理人】

【識別番号】 100108501

【弁理士】

【氏名又は名称】 上野 剛史

【復代理人】

【識別番号】 100104156

【弁理士】

【氏名又は名称】 龍華 明裕

【手数料の表示】

【予納台帳番号】 053394

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9706050

【包括委任状番号】 9704733

【包括委任状番号】 0207860

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 コンパイラ装置、コンパイラプログラム、記録媒体、及びコンパイル方法

【特許請求の範囲】

【請求項 1】 コンパイル対象のプログラムである対象プログラムにおいて、命令が実行される順序を変更することにより前記対象プログラムを最適化するコンパイラ装置であって、

前記対象プログラムの複数の命令間に定められた、複数の命令が実行されるべき順序の制約を示す順序制約情報を取得する順序制約情報取得部と、

前記複数の命令のそれぞれが実行される実行順序を、前記順序制約情報に基づいて順次決定する順序決定部と、

前記複数の命令のうち、前記実行順序が決定された命令を実行した場合に必要なレジスタの数である必要レジスタ数を解析するレジスタ数解析部と、

2つの命令の組合せであって、一方の命令が前記順序決定部により前記実行順序が既に決定されている順序既決定命令であり、他方の命令が前記順序決定部により前記実行順序が未だ決定されていない順序未決定命令であり、かつ前記一方の命令が前記他方の命令より先に実行されるべき順序の制約が前記順序制約情報に含まれない組合せを検出する命令検出部と、

前記必要レジスタ数が予め定められた数を超える場合に、前記一方の命令を前記実行順序が決定されていない状態に変更し、前記他方の命令の次に前記一方の命令が実行されるべく前記順序決定部により実行順序を決定させる順序決定再処理部と

を備えるコンパイラ装置。

【請求項 2】 前記命令検出部は、前記他方の命令として、レジスタを解放する解放命令を検出し、前記一方の命令として、レジスタを新たに確保する確保命令を検出する請求項 1 記載のコンパイラ装置。

【請求項 3】 前記命令検出部は、前記他方の命令として、レジスタを解放する解放命令を検出し、前記一方の命令として、レジスタを新たに確保する順序既決定命令より前に実行されるべき命令を検出し、

前記順序決定再処理部は、前記順序制約情報において前記順序既決定命令より後に実行されるべき全ての命令を、前記実行順序が決定されていない状態に更に変更する請求項 1 記載のコンパイラ装置。

【請求項 4】 前記順序決定再処理部は、前記一方の命令及び前記他方の命令の組合せが前記命令検出部により複数検出された場合に、複数の前記組合せのうち、対象プログラムの開始点から前記他方の命令に至る順序の制約の深さと、前記一方の命令から対象プログラムの終了点に至る順序の制約の深さとの合計が最小となる組合せを選択し、選択した当該組合せに含まれる他方の命令及び一方の命令を用いて、実行順序を前記順序決定部により決定させる請求項 1 記載のコンパイラ装置。

【請求項 5】 前記順序決定再処理部は、前記必要レジスタ数が予め定められた数を超える場合に、前記順序未決定命令の次に前記順序既決定命令を実行すべきことを示す順序の制約を、前記順序制約情報に追加することにより、前記順序未決定命令の次に前記順序既決定命令が実行される実行順序を、前記順序決定部により決定させる請求項 1 記載のコンパイラ装置。

【請求項 6】 前記順序制約情報取得部は、前記対象プログラムの各命令をノードで表し、複数の命令が実行されるべき順序の制約を有向エッジで表した順序制約グラフを、前記順序制約情報として取得し、

前記順序決定部は、前記順序制約グラフに基づいて、有向エッジの始点のノードとして表された命令を、当該有向エッジの終点のノードとして表された命令より先に実行する前記実行順序を決定し、

前記命令検出部は、2つの命令の組合せであって、順序制約グラフにおいて、一方の命令を表すノードから他方の命令を表すノードに到達不能な命令の組合せを検出することにより、一方の命令が他方の命令より先に実行されるべき順序の制約が順序制約情報に含まれない組合せであることを検出し、

前記順序決定再処理部は、前記順序未決定命令を示すノードから、前記他方の命令を示すノードへの有向エッジを生成することにより、前記一方の命令の次に前記他方の命令を実行すべきことを示す順序の制約を、前記順序制約情報に追加する請求項 5 記載のコンパイラ装置。

【請求項7】 コンパイル対象のプログラムである対象プログラムにおいて、命令が実行される順序を変更することにより前記対象プログラムを最適化するコンパイラ装置としてコンピュータを機能させるコンパイラプログラムであって、

前記コンピュータを、

前記対象プログラムの複数の命令間に定められた、複数の命令が実行されるべき順序の制約を示す順序制約情報を取得する順序制約情報取得部と、

前記複数の命令のそれぞれが実行される実行順序を、前記順序制約情報に基づいて順次決定する順序決定部と、

前記複数の命令のうち、前記実行順序が決定された命令を実行した場合に必要なレジスタの数である必要レジスタ数を解析するレジスタ数解析部と、

2つの命令の組合せであって、一方の命令が前記順序決定部により前記実行順序が既に決定されている順序既決定命令であり、他方の命令が前記順序決定部により前記実行順序が未だ決定されていない順序未決定命令であり、かつ前記一方の命令が前記他方の命令より先に実行されるべき順序の制約が前記順序制約情報に含まれない組合せを検出する命令検出部と、

前記必要レジスタ数が予め定められた数を超える場合に、前記一方の命令を前記実行順序が決定されていない状態に変更し、前記他方の命令の次に前記一方の命令が実行されるべく前記順序決定部により実行順序を決定させる順序決定再処理部と

して機能させるコンパイラプログラム。

【請求項8】 前記命令検出部は、前記他方の命令として、レジスタを解放する解放命令を検出し、前記一方の命令として、レジスタを新たに確保する確保命令を検出する請求項7記載のコンパイラプログラム。

【請求項9】 前記順序決定再処理部は、前記必要レジスタ数が予め定められた数を超える場合に、前記他方の命令の次に前記一方の命令を実行すべきことを示す順序の制約を、前記順序制約情報に追加することにより、前記他方の命令の次に前記一方の命令が実行される実行順序を、前記順序決定部により決定させる請求項7記載のコンパイラプログラム。

【請求項 1 0】 請求項 7 から請求項 9 の何れかに記載のコンパイラプログラムを記録した記録媒体。

【請求項 1 1】 コンピュータにより、コンパイル対象のプログラムである対象プログラムにおいて、命令が実行される順序を変更することにより前記対象プログラムを最適化するコンパイル方法であって、

前記対象プログラムの複数の命令間に定められた、複数の命令が実行されるべき順序の制約を示す順序制約情報を取得する順序制約情報取得段階と、

前記複数の命令のそれぞれが実行される実行順序を、前記順序制約情報に基づいて順次決定する順序決定段階と、

前記複数の命令のうち、前記実行順序が決定された命令を実行した場合に必要なレジスタの数である必要レジスタ数を解析するレジスタ数解析段階と、

2 つの命令の組合せであって、一方の命令が前記順序決定部により前記実行順序が既に決定されている順序既決定命令であり、他方の命令が前記順序決定部により前記実行順序が未だ決定されていない順序未決定命令であり、かつ前記一方の命令が前記他方の命令より先に実行されるべき順序の制約が前記順序制約情報に含まれない組合せを検出する命令検出段階と、

前記必要レジスタ数が予め定められた数を超える場合に、前記一方の命令を前記実行順序が決定されていない状態に変更し、前記他方の命令の次に前記一方の命令が実行されるべく前記順序決定部により実行順序を決定させる順序決定再処理段階と

を備えるコンパイル方法。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

本発明は、コンパイラ装置、コンパイラプログラム、記録媒体、及びコンパイル方法に関する。特に本発明は、命令の実行順序を変更することによりプログラムを最適化するコンパイラ装置、コンパイラプログラム、記録媒体、及びコンパイル方法に関する。

【0 0 0 2】

【従来の技術】

従来、プログラムで用いられるレジスタの数を減らすことができる命令スケジューラが提案されている（非特許文献1参照。）。このスケジューラは、用いられるレジスタの数の最小値を解析するグラフ彩色処理を行うことにより、命令の実行順序を適切に決定し、コンパイル対象のプログラムを高速に動作させることができる。

【0003】

【非特許文献1】

R. Govindarajan, Hongbo Yang, Chihong Zhang, 及び Guang R. Gao 著, "Minimum Register Instruction Sequence Problem: Revisiting Optimal Code Generation for DAGs", 国際並列分散処理シンポジウム (International Parallel and Distributed Processing Symposium) 会議録、2001年4月、邦題「最小レジスタ数命令順列問題：DAGに対する最適なコード生成処理への再訪」

【0004】

【発明が解決しようとする課題】

しかしながら、上記技術は、グラフ彩色処理によって解析された数を越えた数のレジスタを必要とする場合がある。この結果、必要とするレジスタの数が、コンピュータに設けられたレジスタ数を超える場合には、レジスタより低速なメモリを用いて演算を行わなければならない、効率が悪い。

そこで本発明は、上記の課題を解決することのできるコンパイラ装置、コンパイラプログラム、記録媒体、及びコンパイル方法を提供することを目的とする。この目的は特許請求の範囲における独立項に記載の特徴の組み合わせにより達成される。また従属項は本発明の更なる有利な具体例を規定する。

【0005】

【課題を解決するための手段】

即ち、本発明の第1の形態によると、コンパイル対象のプログラムである対象

プログラムにおいて、命令が実行される順序を変更することにより対象プログラムを最適化するコンパイラ装置であって、対象プログラムの複数の命令間に定められた、複数の命令が実行されるべき順序の制約を示す順序制約情報を取得する順序制約情報取得部と、複数の命令のそれぞれが実行される実行順序を、順序制約情報に基づいて順次決定する順序決定部と、複数の命令のうち、実行順序が決定された命令を実行した場合に必要なレジスタの数である必要レジスタ数を解析するレジスタ数解析部と、2つの命令の組合せであって、一方の命令が順序決定部により実行順序が既に決定されている順序既決定命令であり、他方の命令が順序決定部により実行順序が未だ決定されていない順序未決定命令であり、かつ一方の命令が他方の命令より先に実行されるべき順序の制約が順序制約情報に含まれない組合せを検出する命令検出部と、必要レジスタ数が予め定められた数を超える場合に、一方の命令を実行順序が決定されていない状態に変更し、他方の命令の次に一方の命令が実行されるべく順序決定部により実行順序を決定させる順序決定再処理部とを備えるコンパイラ装置、コンパイル方法、コンパイラプログラム、及び記録媒体を提供する。

なお上記の発明の概要は、本発明の必要な特徴の全てを列挙したものではなく、これらの特徴群のサブコンビネーションも又発明となりうる。

【0006】

【発明の実施の形態】

以下、発明の実施の形態を通じて本発明を説明するが、以下の実施形態は特許請求の範囲にかかる発明を限定するものではなく、又実施形態の中で説明されている特徴の組み合わせの全てが発明の解決手段に必須であるとは限らない。

【0007】

図1は、コンパイラ装置10の機能ブロック図を示す。コンパイラ装置10は、命令の実行順序を最適化する装置であり、命令が実行される実行順序を順次決定する過程で、必要に応じて一旦決定した実行順序を取り消し、実行順序の決定を再処理することを特徴とする。コンパイラ装置10は、順序制約取得部100と、順序制約グラフ格納部105と、順序決定部110と、レジスタ数解析部120と、命令検出部130と、順序決定再処理部140とを備える。

【0008】

順序制約取得部100は、コンパイル対象のプログラムである対象プログラムの命令間に定められた、複数の命令が実行されるべき順序の制約を示す順序制約情報を、当該対象プログラムと共に取得する。一例としては、順序制約取得部100は、当該対象プログラムの各命令をノードで表し、複数の命令が実行されるべき順序の制約を有向エッジで表した順序制約グラフを、順序制約情報として取得し、順序制約グラフ格納部105に格納する。そして、順序制約取得部100は、対象プログラムを受け取った旨を、順序決定部110に通知する。

【0009】

なお、コンパイル対象の対象プログラムは、最適化を効率良く行うべくソースプログラムから生成された中間表現であり、例えば、Java（登録商標）言語のバイトコードである。これに代えて、対象プログラムは、RTL（Register Transfer Language）であってもよいし、四つ組表現であってもよい。また、対象プログラムとは、利用者により実行される対象プログラム全体であってもよいし、対象プログラムのうちの一つの機能を示すモジュールであってもよい。モジュールとは、例えば、メソッド（method）、関数（function）、又は手続（procedure）である。これに代えて、モジュールとは、最初に実行される命令及び最後に実行される命令以外の命令が、分岐命令の分岐元及び分岐命令の分岐先の何れでもない命令の集合である基本ブロック（Basic Block）であってもよい。また、命令とは、上記中間表現を構成する処理の1単位であり、コンピュータに一つの処理を行わせる指示を示す。一例としては、命令は、コンピュータのインストラクション（instruction）であってもよいし、インストラクションの集合であってもよい。

【0010】

順序決定部110は、コンパイル対象の対象プログラムを受け取った旨を、順序制約取得部100から受け取ると、順序制約グラフを順序制約グラフ格納部105から取得する。続いて、順序決定部110は、複数の命令のそれぞれが実行される実行順序を、順序制約グラフに基づいて決定する。例えば、順序決定部1

10は、命令の実行順序の決定を継続する旨をレジスタ数解析部120から受け取る毎に、以下に示す順序決定処理を行う。まず、順序決定部110は、順序制約グラフにおけるノードであって、当該ノードより先に実行されるべき全ての先行ノードの実行順序が既に決定されたノードを選択する。そして、順序決定部110は、選択した当該ノードとして表される命令を、既に実行順序を決定した命令の次に実行されるように実行順序を決定する。そして、順序決定部110は、決定した実行順序を、レジスタ数解析部120に通知する。即ち、順序決定部110は、順序制約グラフに基づいて、有向エッジの始点のノードとして表された命令を、有向エッジの終点のノードとして表された命令より先に実行されるように、実行順序を決定する。

【0011】

また、順序決定部110は、命令を、実行順序が決定されていない状態に変更する旨を、順序決定再処理部140から受け取った場合に、当該命令及び当該命令より後に実行されるべき順序既決定命令を、実行順序が決定されていない状態に変更する。そして、順序決定部110は、上記の順序決定処理を行う。

【0012】

レジスタ数解析部120は、実行順序を順序決定部110から受け取ると、実行順序が決定された命令を実行した場合に必要なレジスタの数である必要レジスタ数を、順序制約グラフ格納部105から取得した順序制約グラフに基づいて解析する。そして、レジスタ数解析部120は、必要レジスタ数が予め定められた規定レジスタ数を超える場合に、その旨を示すレジスタ数超過通知を命令検出部130に送る。一方、レジスタ数解析部120は、必要レジスタ数が予め定められた規定レジスタ数を超えない場合に、命令の実行順序の決定を継続する旨を順序決定部110に通知する。

【0013】

命令検出部130は、順序制約グラフ格納部105から順序制約グラフを取得する。そして、レジスタ数超過通知をレジスタ数解析部120から受け取った場合に、命令検出部130は、以下に示す条件を満たす、2つの命令の組合せを検出する。その条件とは、2つの命令のうち、一方の命令が、順序決定部110に

より実行順序が既に決定されレジスタを解放する命令である順序既決定命令であり、他方の命令が、順序決定部 1 1 0 により実行順序が未だ決定されておらずレジスタを新たに確保する順序未決定命令であり、かつ当該一方の命令が当該他方の命令より先に実行されるべき順序の制約が順序制約情報に含まれないことである。具体的には、命令検出部 1 3 0 は、順序制約グラフにおいて、一方の命令を表すノードから他方の命令を表すノードに到達不能な命令の組合せを検出することにより、一方の命令が他方の命令より先に実行されるべき順序の制約が順序制約情報に含まれない組合せであることを検出する。

【 0 0 1 4 】

順序決定再処理部 1 4 0 は、上記他方の命令を示すノードから上記一方の命令を示すノードへの有向エッジを生成することにより、他方の命令の次に一方の命令を実行すべきことを示す順序の制約を、順序制約情報に追加する。更に、順序決定再処理部 1 4 0 は、一方の命令を、実行順序が決定されていない状態に変更する旨を順序決定部 1 1 0 に通知する。これにより、順序決定再処理部 1 4 0 は、一方の命令と、順序制約情報においてこの一方の命令より後に実行されるべき全ての命令とを、実行順序が決定されていない状態に変更し、他方の命令の次に一方の命令が実行されるように、順序決定部 1 1 0 により実行順序を決定させることができる。

【 0 0 1 5 】

図 2 は、コンパイラ装置 1 0 のフローチャートを示す。順序制約取得部 1 0 0 は、順序制約グラフを取得する (S 2 0 0) 。そして、順序決定部 1 1 0 は、取得した順序制約グラフに、必要に応じて、新たな順序制約を追加する (S 2 1 0) 。例えば、順序決定部 1 1 0 は、順序制約グラフにおいて、より後に実行されるべき複数の後続ノードを有する先行ノードを検出する。そして、順序決定部 1 1 0 は、先行ノードとして表された命令において確保されたレジスタを再利用する命令を示すノードを、当該複数の後続ノードの中から選択する。順序決定部 1 1 0 は、選択した当該ノードを除外した複数の後続ノードのそれぞれから、選択した当該ノードに至る有向エッジを追加する。続いて、順序決定部 1 1 0 は、実行順序を決定する準備として、対象プログラムの各命令において、当該命令が確

保又は解放するレジスタの数を算出し、順序制約グラフの各ノードに対応付けて格納しておく。

また、順序決定部 1 1 0 は、命令検出部 1 3 0 により命令の組合せを高速に検出させるべく、実行順序が決定され、かつレジスタを新たに確保する命令の集合である *Gen* と、実行順序が決定されておらず、かつレジスタを解放する命令の集合である *Kill* とを初期化する。例えば、順序決定部 1 1 0 は、*Gen* を空集合とし、*Kill* を、対象プログラムにおいてレジスタを解放する全ての命令とする。

【 0 0 1 6 】

順序決定部 1 1 0 は、複数の命令のそれぞれが実行される実行順序を、順序制約グラフに基づいて決定する (S 2 2 0)。例えば、順序決定部 1 1 0 は、順序制約グラフにおけるノードであって、当該ノードに先行する全てのノードの実行順序が既に決定されたノードを選択する。そして、順序決定部 1 1 0 は、選択した当該ノードとして表される命令を、既に実行順序を決定した命令の次に実行されるように実行順序を決定する。選択すべき複数のノードがある場合には、一例としては、順序決定部 1 1 0 は、当該複数のノードが示す命令のうち、命令の実行を開始してから終了するまでに要する時間であるレイテンシが最も大きい命令を選択し、実行順序を決定する。そして、順序決定部 1 1 0 は、新たに実行順序を決定した命令がレジスタを確保する命令である場合に、当該命令を *Gen* に追加し、当該命令がレジスタを解放する命令である場合に、当該命令を *Kill* から除外する。

【 0 0 1 7 】

レジスタ数解析部 1 2 0 は、実行順序が決定された命令を実行した場合に必要な必要レジスタ数を、順序制約グラフに基づいて解析する (S 2 3 0)。例えば、レジスタ数解析部 1 2 0 は、対象プログラム中で最初に実行される命令の実行順序が決定された場合に、当該命令が確保するレジスタの数を必要レジスタ数とする。そして、レジスタ数解析部 1 2 0 は、新たに命令の実行順序が決定される毎に、当該命令が確保するレジスタの数を、必要レジスタ数に加え、当該命令が解放するレジスタの数を、必要レジスタ数から減じる。

【 0 0 1 8 】

レジスタ数解析部 1 2 0 は、必要レジスタ数が規定レジスタ数を超えない場合に (S 2 4 0 : N O) 、対象プログラム中の全ての命令の実行順序が決定されたか否かを判断する (S 2 5 0) 。全ての命令の実行順序が決定された場合に、コンパイラ装置 1 0 は、処理を終了する。何れかの命令の実行順序が決定されていない場合に、コンパイラ装置 1 0 は、 S 2 2 0 に処理を移す。

【 0 0 1 9 】

一方、必要レジスタ数が規定レジスタ数を超える場合に (S 2 4 0 : Y E S) 、命令検出部 1 3 0 は、G e n に含まれる順序未決定命令及び K i l l に含まれる順序既決定命令のうち、順序未決定命令を表すノードから順序既決定命令を表すノードに到達不能な命令の組合せを検出する (S 2 6 0) 。即ち、命令検出部は、2 つの命令のうち、一方の命令が、順序決定部 1 1 0 により実行順序が既に決定されレジスタを解放する命令である順序既決定命令であり、他方の命令が、順序決定部 1 1 0 により実行順序が未だ決定されておらずレジスタを新たに確保する順序未決定命令であり、かつ当該一方の命令が当該他方の命令より先に実行されるべき順序の制約が順序制約情報に含まれない命令の組合せを検出する。

なお、上記の条件を満たす命令の組合せが複数検出された場合に、命令検出部 1 3 0 は、当該複数の組合せのうち、対象プログラムの開始点から順序未決定命令に至る順序の制約の深さと、順序既決定命令から対象プログラムの終了点に至る順序の制約の深さとの合計が最小となる組合せを選択する。

【 0 0 2 0 】

順序決定再処理部 1 4 0 は、順序制約グラフにおいて、上記他方の命令を示すノードから上記一方の命令を示すノードへの有向エッジを生成することにより、他方の命令の次に一方の命令を実行すべきことを示す順序の制約を、順序制約情報に追加する (S 2 7 0) 。

【 0 0 2 1 】

そして、順序決定再処理部 1 4 0 は、上記一方の命令と、順序制約情報においてこの一方の命令より後に実行されるべき全ての命令とを、実行順序が決定されていない状態に変更する (S 2 8 0) 。また、順序決定再処理部 1 4 0 は、実行

順序が決定されていない状態に変更した当該命令が、レジスタを確保する命令である場合に、当該命令を G e n から除外し、当該命令がレジスタを解放する命令である場合に、当該命令を K i l l に追加する。続いて、コンパイラ装置 1 0 は、S 2 2 0 に処理を移すことにより、順序未決定命令の次に順序既決定命令が実行されるように、順序決定部 1 1 0 により実行順序を決定させる。

【 0 0 2 2 】

図 3 は、順序制約取得部 1 0 0 により順序制約グラフ格納部 1 0 5 に格納される順序制約グラフの一例を示す。a から h と書かれた円のそれぞれは、順序制約グラフにおいて、命令 a から命令 h のそれぞれを表すノードである。また、ノード間を接続する矢印は、順序制約グラフにおける有向エッジを示す。即ち、本図の例では、順序制約取得部 1 0 0 は、命令 a の後に命令 b から命令 e の何れかを実行すべき順序の制約と、命令 b 及び命令 c の後に命令 f を実行すべき順序の制約と、命令 d 及び命令 e の後に命令 g を実行すべき順序の制約と、命令 f 及び命令 g の後に命令 h を実行すべき順序の制約とを含む順序制約情報を取得し、順序制約グラフ格納部 1 0 5 に格納する。

【 0 0 2 3 】

図 4 は、順序決定部 1 1 0 により追加された順序制約の一例を示す。順序決定部 1 1 0 は、図 3 に示した順序制約グラフにおいて、後続する複数の後続ノードを有する先行ノード、例えば、ノード a を検出する。そして、順序決定部 1 1 0 は、ノード a に後続する複数の後続ノード、例えば、ノード b からノード e の中から、ノード a として表された命令において確保されたレジスタを再利用する命令を示すノード b を選択する。順序決定部 1 1 0 は、ノード b を除外した複数の後続ノード、即ち、ノード c からノード e のそれぞれから、ノード b に至る有向エッジを追加する。本図において、順序決定部 1 1 0 により追加された順序制約の一例を点線の矢印で示した。

【 0 0 2 4 】

図 5 は、順序決定部 1 1 0 により解析された必要レジスタ数の一例を示す。順序決定部 1 1 0 は、図 4 に示した順序制約グラフに基づいて、対象プログラム中の各命令において、当該命令が確保又は解放するレジスタの数を算出し、順序制

約グラフの各ノードに対応付けて順序制約グラフ格納部 1 0 5 に格納する。本図は、各ノードに対応付けて、確保するレジスタの数を正の数で、解放するレジスタの数を負の数でそれぞれ示す。

【 0 0 2 5 】

例えば、命令 a は、命令 a の結果を格納するべく新たにレジスタを 1 つ確保する確保命令である。命令 c から e のそれぞれは、当該命令の結果を格納するべく、命令 a において確保されたレジスタとは別に、更に、レジスタを確保する確保命令である。なお、命令 b は、命令 a で確保されたレジスタの値を用いる最後の命令であり、かつ当該レジスタを再利用するので、新たにレジスタを確保しない。

【 0 0 2 6 】

命令 f は、命令 b 及び命令 c の結果を用いた処理を行い、命令 b 及び命令 c の何れかの結果を格納していたレジスタに処理結果を格納する。従って、命令 f はレジスタを 1 つ解放する解放命令である。同様に、命令 g は、命令 d 及び命令 e の結果を用いた処理を行い、命令 d 及び命令 e の何れかの結果を格納していたレジスタに処理結果を格納する。従って、命令 g はレジスタを 1 つ解放する解放命令である。命令 h は、命令 f 及び命令 g の結果を用いた処理を行い、対象プログラムを終了させる。従って、命令 h は、レジスタを 2 つ解放する解放命令である。

【 0 0 2 7 】

図 6 (a) は、順序決定再処理部 1 4 0 により追加された順序制約の一例を示す。図 6 (b) は、レジスタを確保する確保命令及びレジスタを解放する解放命令の集合を示す。本図において、順序決定部 1 1 0 が、図 4 に示した順序制約グラフに基づいて、命令 a、命令 c、命令 d、及び命令 e をこの順に順次実行する実行順序を決定する場合について説明する。レジスタ数解析部 1 2 0 は、各命令の実行順序が決定される毎に、図 5 に示した順序制約グラフに基づいて、必要レジスタ数を解析する。例えば、レジスタ数解析部 1 2 0 は、命令 a、命令 c、及び命令 d のそれぞれの実行順序が決定される毎に、必要レジスタ数を、1、2、及び 3 と解析する。そして、レジスタ数解析部 1 2 0 は、命令 e の実行順序が決

定された場合に、必要レジスタ数を4と解析し、予め定められた規定レジスタ数である3を超えると判断する。

【0028】

命令検出部130は、解放命令の集合KILLの中から、レジスタを解放する解放命令かつ順序未決定命令であり、本発明に係る他方の命令の一例として、命令gを検出し、確保命令の集合GENの中から、レジスタを確保する確保命令かつ順序既決定命令であり、本発明に係る一方の命令の一例として、命令cを検出する。更に、命令検出部130は、図4に示した順序制約グラフにおいて、命令cから命令gに到達不能であることを検出する。なお、命令cから命令gに到達不能であるとは、命令cから、有向エッジの矢印に沿って各ノードを経由するいかなる経路においても、命令gに達することのできない状態をいう。

【0029】

続いて、順序決定再処理部140は、ノードgからノードcへの有向エッジを生成することにより、命令gの次に命令cを実行するべきことを示す順序の制約を、順序制約情報に追加する。本図において、順序決定再処理部140により追加される有向エッジを、太線の矢印で示す。また、新たに追加する順序制約の集合であるSEQを示す。そして、順序決定再処理部140は、順序既決定命令である命令cを、実行順序が決定されていない状態に変更し、順序決定部110による実行順序の決定を継続させる。

【0030】

以上の処理に代えて、命令検出部130は、レジスタを新たに確保する順序既決定命令より先に実行されるべき命令を、一方の命令として検出してもよい。即ち、命令検出部130は、より後に実行される命令の実行順序を決定されていない状態に変更することにより、必要レジスタ数を減らすことのできる命令を、一方の命令として検出してもよい。

【0031】

なお、順序未決定命令及び順序既決定命令の組合せが複数検出された場合には、命令検出部130は、対象プログラムの開始点である命令aから順序未決定命令に至る順序の制約の深さと、順序既決定命令から対象プログラムの終了点であ

る命令hに至る順序の制約の深さとの合計が最小となる組合せを選択し、選択した当該組合せにおける順序未決定命令及び順序既決定命令の間に有向エッジを追加する。ここで、順序の制約の深さとは、例えば、順序の制約の始点から終点に至るまでに経由するノードの数である。具体的には、ノードaからノードgに至る制約は、ノードdを経由するので、順序の制約の深さは1である。また、命令検出部130は、経由するノードにおける処理の種類に応じて異なる制約の深さを用いてもよい。これに代えて、順序の制約の深さとは、順序の制約の始点から終点に至るまでに経由する有向エッジの数であってもよい。

【0032】

また、順序決定再処理部140は、命令検出部130により検出された複数の組合せのそれぞれについて、当該組合せにおける順序既決定命令を表すノードから順序未決定命令を表すノードへの有向エッジを生成してもよい。この場合、順序決定再処理部140は、追加する複数の有向エッジにより順序制約グラフ内に循環が構成されないように、追加するべき有向エッジを選択してもよい。更に、順序決定再処理部140は、追加する複数の有向エッジが互いに冗長とならないように、追加するべき有向エッジを選択してもよい。また、これに代えて、命令検出部130が、追加することのできる命令の組合せのみを選択して検出してもよい。

【0033】

このように、コンパイラ装置10は、命令の実行順序を決定する過程で必要レジスタ数が既定数を超えた場合に、一旦決定した実行順序を取り消し、実行順序の決定を再処理する。この場合、コンパイラ装置10は、取得した順序制約情報を保持しつつ、新たな順序制約を追加することにより、必要レジスタ数を減らす。これにより、コンパイラ装置10は、実行順序の決定による最適化の効果を生かしつつ、必要レジスタ数を減らすことができるので、コンパイル対象の対象プログラムを高速に動作させることができる。また、コンパイラ装置10は、順序制約を追加するために必要な処理を、実行順序を決定する処理と共に行うことにより、コンパイル処理に要する時間を短縮することができる。

【0034】

図7(a)は、第1の他の例において命令の実行順序が決定される例を示す。本例におけるコンパイラ装置は、図4に示した順序制約グラフに基づき、同一のレジスタを用いることのできる命令の集合を検出する。例えば、本例のコンパイラ装置は、命令aと、命令bと、命令fと、これらの命令による処理結果を命令hに与える処理との集合を、同一のレジスタを用いることのできる命令の集合であるL1として検出する。同様に、コンパイラ装置は、命令cと、命令cによる処理結果を命令fに与える処理との集合を、同一のレジスタを用いることのできる命令の集合であるL2として検出する。また、コンパイラ装置は、命令eと、命令gと、これらの命令による処理結果を命令hに与える処理との集合を、同一のレジスタを用いることのできる命令の集合であるL3として検出する。また、コンパイラ装置は、命令dと、命令dによる処理結果を命令gに与える処理との集合を、同一のレジスタを用いることのできる命令の集合であるL4として検出する。

【0035】

図7(b)は、第1の他の例において、命令の複数の集合が、レジスタを共有することができるか否かを示すグラフを示す。コンパイラ装置10は、命令の集合をノードとして表し、レジスタを共有することのできない関係をエッジで表した干渉グラフを生成する。例えば、L1中の命令列は、L2、L3、及びL4の何れにおいて用いられるレジスタをも、用いることができない。また、L2の命令列は、L4において用いられるレジスタを用いることができるものの、L3において用いられるレジスタを用いることができない。また、L3の命令列は、L4において用いられるレジスタを用いることができない。

【0036】

コンパイラ装置は、本図で示したグラフに対して、互いに接続されたノードに同一の彩色を行うことなく、グラフ全体を最小種類の色で彩色するグラフ彩色処理を行う。この結果、コンパイラ装置は、L2及びL4に同一のレジスタを用いさせることにより、対象プログラム全体で用いられるレジスタの総数を3とすることができ旨を検出する。例えば、コンパイラ装置は、L2中の全ての命令の実行順序を決定した後に、L4中の命令の実行順序の決定を開始するか、又は、

L 4 中の全ての命令の実行順序を決定した後に、L 2 中の命令の実行順序の決定を開始することにより、L 2 及び L 4 に同一のレジスタを用いさせることができる。

【 0 0 3 7 】

しかしながら、本図に示した情報を用いてもなお、コンパイラ装置は、以下に示すように、規定レジスタ数である 3 を超えたレジスタ数を必要としてしまう場合がある。一例として、コンパイラ装置が、非特許文献 1 に示した技術により実行順序を決定する場合について説明する。コンパイラ装置は、図 7 (a) に示した順序制約グラフに基づき、命令 c 及び命令 e をこの順で実行させるように実行順序を決定する。続いて、コンパイラ装置は、命令 d の実行順序の決定を試みるが、本図で示したグラフ彩色処理の結果に基づき、命令 c の値を用いる処理である命令 f の実行順序が決定していないので、命令 d の実行順序を決定することができない。更に、コンパイラ装置は、命令 b に先行する全ての命令の実行順序が決定していないので、命令 b の実行順序を決定することもできない。即ち、コンパイラ装置は、必要レジスタ数を規定レジスタ数以下に保持したまま、対象プログラム中の命令の実行順序を決定することができない。

【 0 0 3 8 】

これに対し、本実施形態におけるコンパイラ装置 1 0 は、順序既決定命令を、必要に応じて実行順序が決定されていない状態に変更することにより、必要レジスタ数を規定レジスタ数以下に保持したまま、対象プログラム中の命令の実行順序を決定することができる。

【 0 0 3 9 】

図 8 は、本実施形態に係るコンパイラ装置 1 0 のハードウェア構成の一例を示す。実施形態又は変形例に係るコンパイラ装置 1 0 は、ホストコントローラ 1 0 8 2 により相互に接続される CPU 1 0 0 0、RAM 1 0 2 0、グラフィックコントローラ 1 0 7 5、及び表示装置 1 0 8 0 を有する CPU 周辺部と、入出力コントローラ 1 0 8 4 によりホストコントローラ 1 0 8 2 に接続される通信インターフェイス 1 0 3 0、ハードディスクドライブ 1 0 4 0、及び CD-ROM ドライブ 1 0 6 0 を有する入出力部と、入出力コントローラ 1 0 8 4 に接続される R

OM1010、フレキシブルディスクドライブ1050、及び入出力チップ1070を有するレガシー入出力部とを備える。

【0040】

ホストコントローラ1082は、RAM1020と、高い転送レートでRAM1020をアクセスするCPU1000及びグラフィックコントローラ1075とを接続する。CPU1000は、ROM1010及びRAM1020に格納されたコンパイラプログラムに基づいて動作し、各部の制御を行う。グラフィックコントローラ1075は、CPU1000等がRAM1020内に設けたフレームバッファ上に生成する画像データを取得し、表示装置1080上に表示させる。これに代えて、グラフィックコントローラ1075は、CPU1000等が生成する画像データを格納するフレームバッファを、内部に含んでもよい。

【0041】

入出力コントローラ1084は、ホストコントローラ1082と、比較的高速な入出力装置である通信インターフェイス1030、ハードディスクドライブ1040、及びCD-ROMドライブ1060を接続する。通信インターフェイス1030は、ネットワークを介して他の装置と通信する。ハードディスクドライブ1040は、コンパイラ装置10が使用するコンパイラプログラム及びデータを格納する。CD-ROMドライブ1060は、CD-ROM1095からコンパイラプログラム又はデータを読み取り、RAM1020を介して入出力チップ1070に提供する。

【0042】

また、入出力コントローラ1084には、ROM1010と、フレキシブルディスクドライブ1050や入出力チップ1070等の比較的低速な入出力装置とが接続される。ROM1010は、コンパイラ装置10の起動時にCPU1000が実行するブートプログラムや、コンパイラ装置10のハードウェアに依存するプログラム等を格納する。フレキシブルディスクドライブ1050は、フレキシブルディスク1090からコンパイラプログラム又はデータを読み取り、RAM1020を介して入出力チップ1070に提供する。入出力チップ1070は、フレキシブルディスク1090や、例えばパラレルポート、シリアルポート、

キーボードポート、マウスポート等を介して各種の入出力装置を接続する。

【0043】

コンパイラ装置10に提供されるコンパイラプログラムは、フレキシブルディスク1090、CD-ROM1095、又はICカード等の記録媒体に格納されて利用者によって提供される。コンパイラプログラムは、記録媒体から読み出され、入出力チップ1070を介してコンパイラ装置10にインストールされ、コンパイラ装置10において実行される。

【0044】

コンパイラ装置10にインストールされて実行されるコンパイラプログラムは、順序制約情報取得モジュールと、順序決定モジュールと、レジスタ数解析モジュールと、命令検出モジュールと、順序決定再処理モジュールとを含む。各モジュールがコンパイラ装置10に働きかけて行わせる動作は、図1から図7において説明したコンパイラ装置10における、対応する部材の動作と同一であるから、説明を省略する。

【0045】

以上に示したプログラム又はモジュールは、外部の記憶媒体に格納されてもよい。記憶媒体としては、フレキシブルディスク1090、CD-ROM1095の他に、DVDやPD等の光学記録媒体、MD等の光磁気記録媒体、テープ媒体、ICカード等の半導体メモリ等を用いることができる。また、専用通信ネットワークやインターネットに接続されたサーバシステムに設けたハードディスク又はRAM等の記憶装置を記録媒体として使用し、ネットワークを介してコンパイラプログラムをコンパイラ装置10に提供してもよい。

【0046】

以上、本発明を実施形態を用いて説明したが、本発明の技術的範囲は上記実施形態に記載の範囲には限定されない。上記実施形態に、多様な変更または改良を加えることができる。そのような変更または改良を加えた形態も本発明の技術的範囲に含まれ得ることが、特許請求の範囲の記載から明らかである。

【0047】

以上に示した実施形態によると、以下の各項目に示すコンパイラ装置、コンパ

イラプログラム、記録媒体、及びコンパイル方法を実現できる。

【 0 0 4 8 】

(項目 1) コンパイル対象のプログラムである対象プログラムにおいて、命令が実行される順序を変更することにより前記対象プログラムを最適化するコンパイラ装置であって、前記対象プログラムの複数の命令間に定められた、複数の命令が実行されるべき順序の制約を示す順序制約情報を取得する順序制約情報取得部と、前記複数の命令のそれぞれが実行される実行順序を、前記順序制約情報に基づいて順次決定する順序決定部と、前記複数の命令のうち、前記実行順序が決定された命令を実行した場合に必要なレジスタの数である必要レジスタ数を解析するレジスタ数解析部と、2つの命令の組合せであって、一方の命令が前記順序決定部により前記実行順序が既に決定されている順序既決定命令であり、他方の命令が前記順序決定部により前記実行順序が未だ決定されていない順序未決定命令であり、かつ前記一方の命令が前記他方の命令より先に実行されるべき順序の制約が前記順序制約情報に含まれない組合せを検出する命令検出部と、前記必要レジスタ数が予め定められた数を超える場合に、前記一方の命令を前記実行順序が決定されていない状態に変更し、前記他方の命令の次に前記一方の命令が実行されるべく前記順序決定部により実行順序を決定させる順序決定再処理部とを備えるコンパイラ装置。

【 0 0 4 9 】

(項目 2) 前記命令検出部は、前記他方の命令として、レジスタを解放する解放命令を検出し、前記一方の命令として、レジスタを新たに確保する確保命令を検出する項目 1 記載のコンパイラ装置。

(項目 3) 前記命令検出部は、前記他方の命令として、レジスタを解放する解放命令を検出し、前記一方の命令として、レジスタを新たに確保する順序既決定命令より前に実行されるべき命令を検出し、前記順序決定再処理部は、前記順序制約情報において前記順序既決定命令より後に実行されるべき全ての命令を、前記実行順序が決定されていない状態に更に変更する項目 1 記載のコンパイラ装置。

(項目 4) 前記順序決定再処理部は、前記一方の命令及び前記他方の命令の組

合せが前記命令検出部により複数検出された場合に、複数の前記組合せのうち、対象プログラムの開始点から前記他方の命令に至る順序の制約の深さと、前記一方の命令から対象プログラムの終了点に至る順序の制約の深さとの合計が最小となる組合せを選択し、選択した当該組合せに含まれる他方の命令及び一方の命令を用いて、実行順序を前記順序決定部により決定させる項目 1 記載のコンパイラ装置。

【 0 0 5 0 】

(項目 5) 前記順序決定再処理部は、前記必要レジスタ数が予め定められた数を超える場合に、前記順序未決定命令の次に前記順序既決定命令を実行すべきことを示す順序の制約を、前記順序制約情報に追加することにより、前記順序未決定命令の次に前記順序既決定命令が実行される実行順序を、前記順序決定部により決定させる項目 1 記載のコンパイラ装置。

(項目 6) 前記順序制約情報取得部は、前記対象プログラムの各命令をノードで表し、複数の命令が実行されるべき順序の制約を有向エッジで表した順序制約グラフを、前記順序制約情報として取得し、前記順序決定部は、前記順序制約グラフに基づいて、有向エッジの始点のノードとして表された命令を、当該有向エッジの終点のノードとして表された命令より先に実行する前記実行順序を決定し、前記命令検出部は、2つの命令の組合せであって、順序制約グラフにおいて、一方の命令を表すノードから他方の命令を表すノードに到達不能な命令の組合せを検出することにより、一方の命令が他方の命令より先に実行されるべき順序の制約が順序制約情報に含まれない組合せであることを検出し、前記順序決定再処理部は、前記順序未決定命令を示すノードから、前記他方の命令を示すノードへの有向エッジを生成することにより、前記一方の命令の次に前記他方の命令を実行すべきことを示す順序の制約を、前記順序制約情報に追加する項目 5 記載のコンパイラ装置。

【 0 0 5 1 】

(項目 7) コンパイル対象のプログラムである対象プログラムにおいて、命令が実行される順序を変更することにより前記対象プログラムを最適化するコンパイラ装置としてコンピュータを機能させるコンパイラプログラムであって、前記

コンピュータを、前記対象プログラムの複数の命令間に定められた、複数の命令が実行されるべき順序の制約を示す順序制約情報を取得する順序制約情報取得部と、前記複数の命令のそれぞれが実行される実行順序を、前記順序制約情報に基づいて順次決定する順序決定部と、前記複数の命令のうち、前記実行順序が決定された命令を実行した場合に必要なレジスタの数である必要レジスタ数を解析するレジスタ数解析部と、2つの命令の組合せであって、一方の命令が前記順序決定部により前記実行順序が既に決定されている順序既決定命令であり、他方の命令が前記順序決定部により前記実行順序が未だ決定されていない順序未決定命令であり、かつ前記一方の命令が前記他方の命令より先に実行されるべき順序の制約が前記順序制約情報に含まれない組合せを検出する命令検出部と、前記必要レジスタ数が予め定められた数を超える場合に、前記一方の命令を前記実行順序が決定されていない状態に変更し、前記他方の命令の次に前記一方の命令が実行されるべく前記順序決定部により実行順序を決定させる順序決定再処理部として機能させるコンパイラプログラム。

(項目8) 前記命令検出部は、前記他方の命令として、レジスタを解放する解放命令を検出し、前記一方の命令として、レジスタを新たに確保する確保命令を検出する項目7記載のコンパイラプログラム。

【0052】

(項目9) 前記順序決定再処理部は、前記必要レジスタ数が予め定められた数を超える場合に、前記他方の命令の次に前記一方の命令を実行すべきことを示す順序の制約を、前記順序制約情報に追加することにより、前記他方の命令の次に前記一方の命令が実行される実行順序を、前記順序決定部により決定させる項目7記載のコンパイラプログラム。

(項目10) 項目7から項目9の何れかに記載のコンパイラプログラムを記録した記録媒体。

(項目11) コンピュータにより、コンパイル対象のプログラムである対象プログラムにおいて、命令が実行される順序を変更することにより前記対象プログラムを最適化するコンパイル方法であって、前記対象プログラムの複数の命令間に定められた、複数の命令が実行されるべき順序の制約を示す順序制約情報を取

得する順序制約情報取得段階と、前記複数の命令のそれぞれが実行される実行順序を、前記順序制約情報に基づいて順次決定する順序決定段階と、前記複数の命令のうち、前記実行順序が決定された命令を実行した場合に必要なレジスタの数である必要レジスタ数を解析するレジスタ数解析段階と、2つの命令の組合せであって、一方の命令が前記順序決定部により前記実行順序が既に決定されている順序既決定命令であり、他方の命令が前記順序決定部により前記実行順序が未だ決定されていない順序未決定命令であり、かつ前記一方の命令が前記他方の命令より先に実行されるべき順序の制約が前記順序制約情報に含まれない組合せを検出する命令検出段階と、前記必要レジスタ数が予め定められた数を超える場合に、前記一方の命令を前記実行順序が決定されていない状態に変更し、前記他方の命令の次に前記一方の命令が実行されるべく前記順序決定部により実行順序を決定させる順序決定再処理段階とを備えるコンパイル方法。

【 0 0 5 3 】

【発明の効果】

上記説明から明らかなように、本発明によればプログラムで用いられるレジスタの数を減らすことができる。

【図面の簡単な説明】

【図 1】

図 1 は、コンパイラ装置 1 0 の機能ブロック図を示す。

【図 2】

図 2 は、コンパイラ装置 1 0 のフローチャートを示す。

【図 3】

図 3 は、順序制約取得部 1 0 0 により順序制約グラフ格納部 1 0 5 に格納される順序制約グラフの一例を示す。

【図 4】

図 4 は、順序決定部 1 1 0 により追加された順序制約の一例を示す。

【図 5】

図 5 は、順序決定部 1 1 0 により解析された必要レジスタ数の一例を示す。

【図 6】

図 6 (a) は、順序決定再処理部 1 4 0 により追加された順序制約の一例を示す。

図 6 (b) は、レジスタを確保する確保命令及びレジスタを解放する解放命令の集合を示す。

【図 7】

図 7 (a) は、第 1 の他の例において命令の実行順序が決定される例を示す。

図 7 (b) は、第 1 の他の例において、命令の複数の集合が、レジスタを共有することができるか否かを示すグラフを示す。

【図 8】

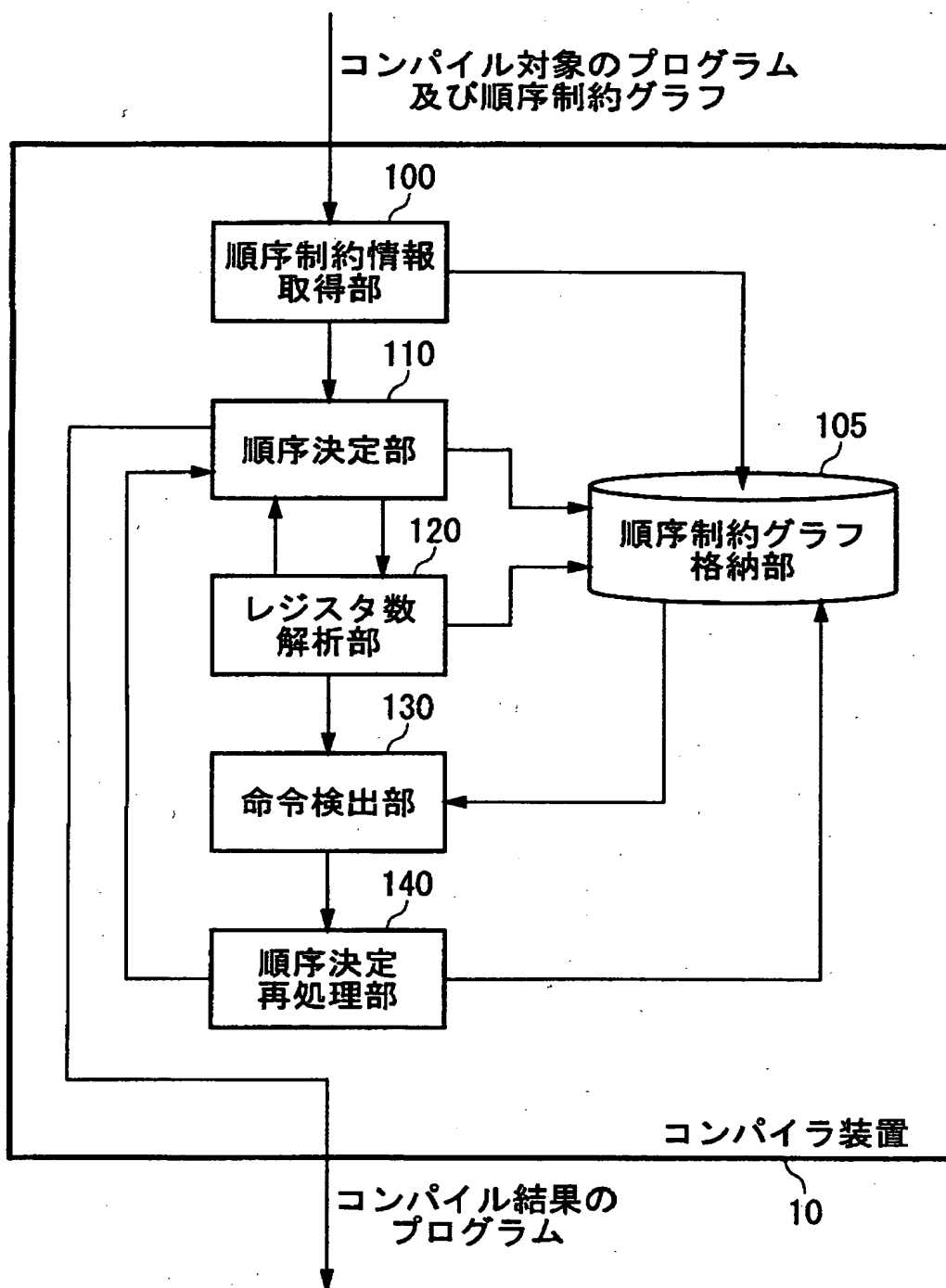
図 8 は、本実施形態に係るコンパイラ装置 1 0 のハードウェア構成の一例を示す。

【符号の説明】

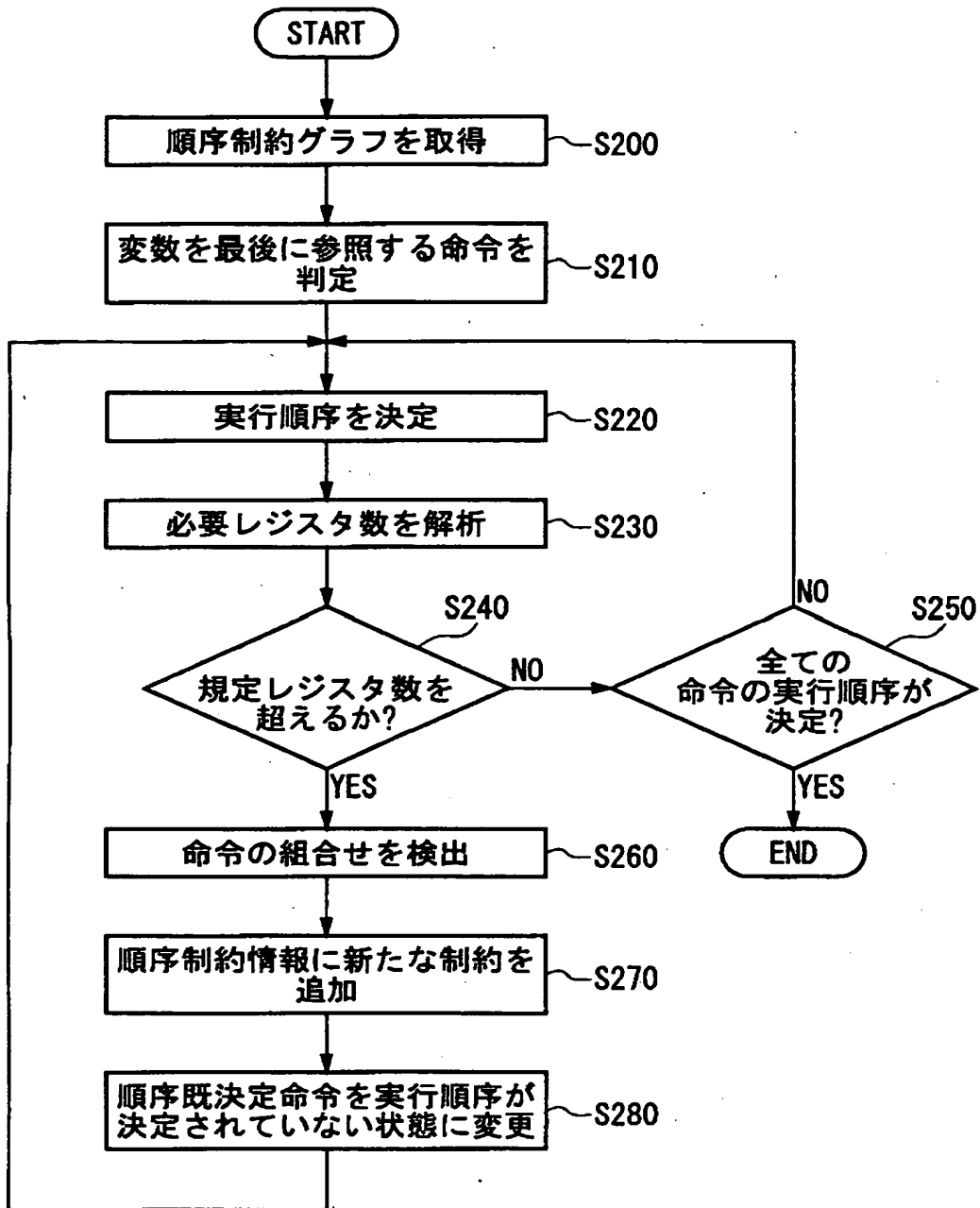
- 1 0 コンパイラ装置
- 1 0 0 順序制約取得部
- 1 0 5 順序制約グラフ格納部
- 1 1 0 順序決定部
- 1 2 0 レジスタ数解析部
- 1 3 0 命令検出部
- 1 4 0 順序決定再処理部

【書類名】 図面

【図 1】

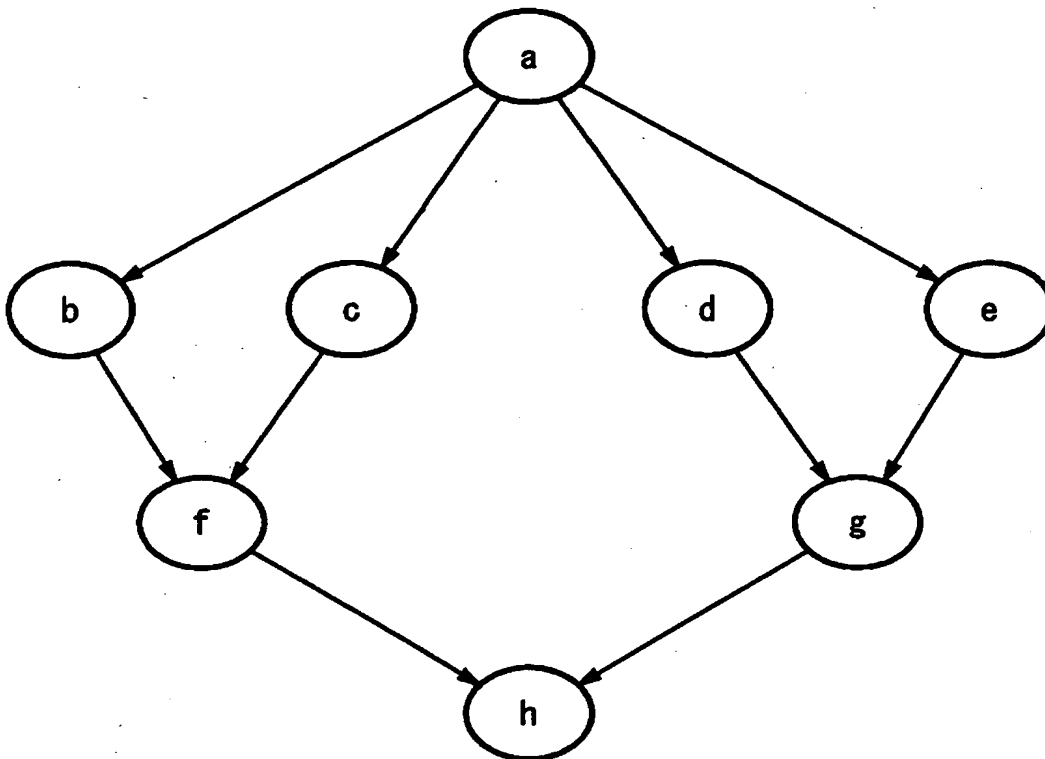


【図 2】



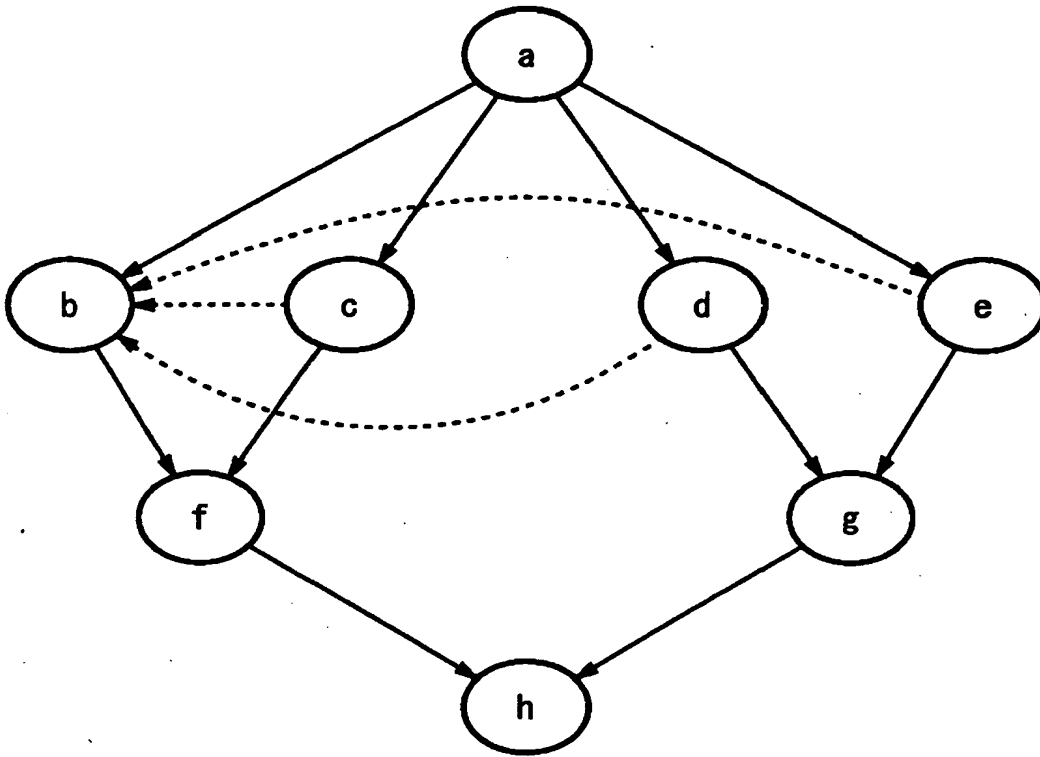
【図 3】

105



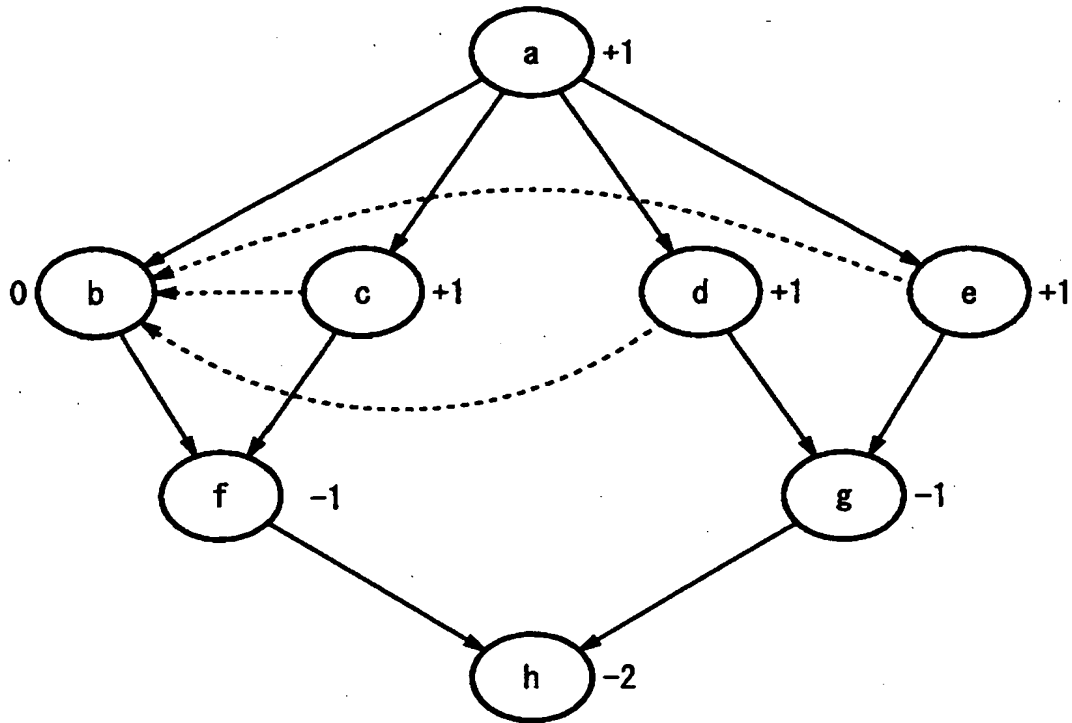
【図 4】

105



【図 5】

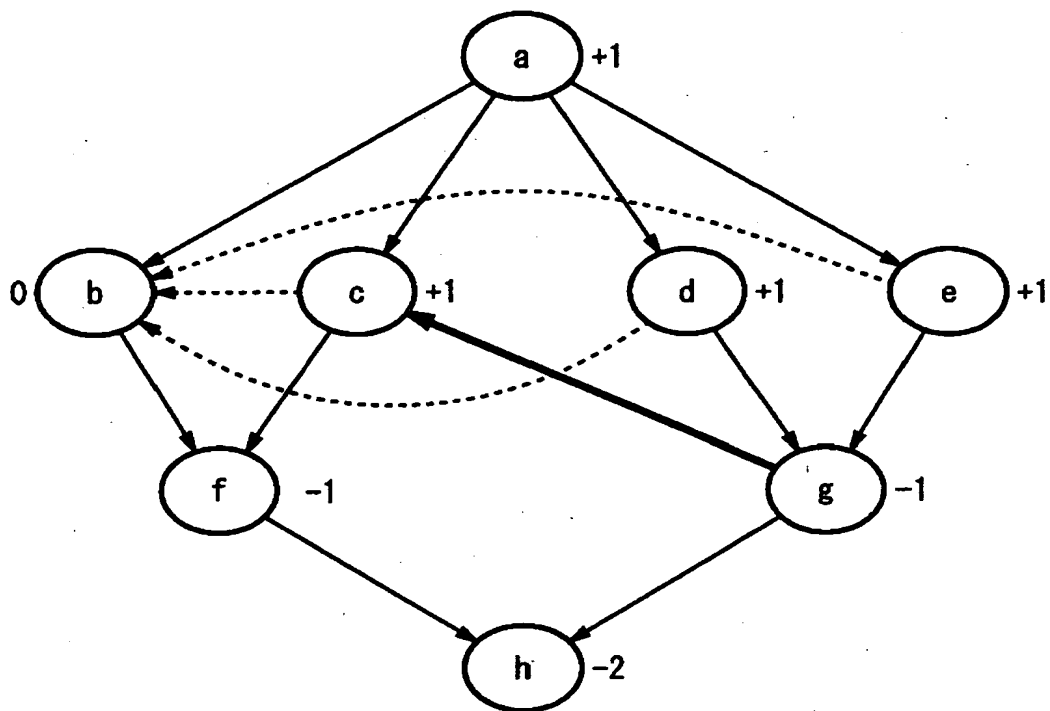
105



【図 6】

(a)

105



(b)

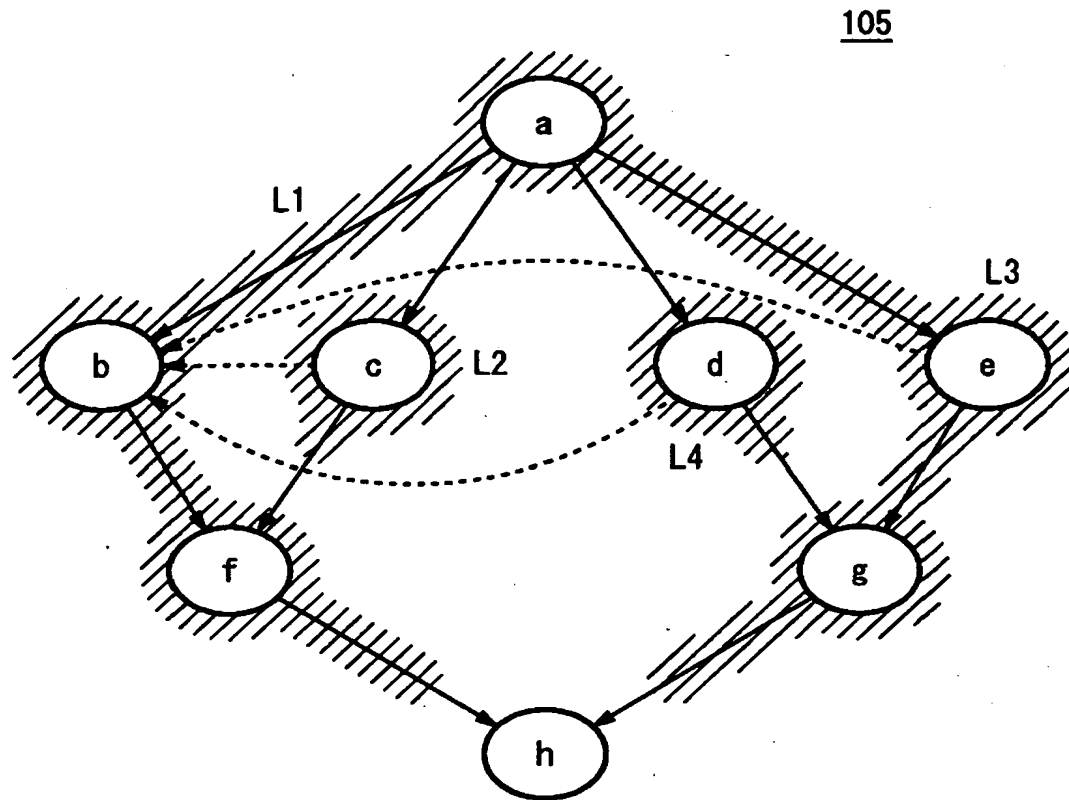
GEN = {a, c, d, e, g}

KILL = {f, g, h}

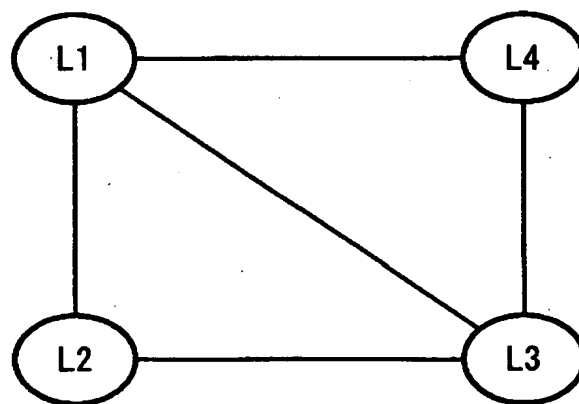
SEQ = {(g, c)}

【図 7】

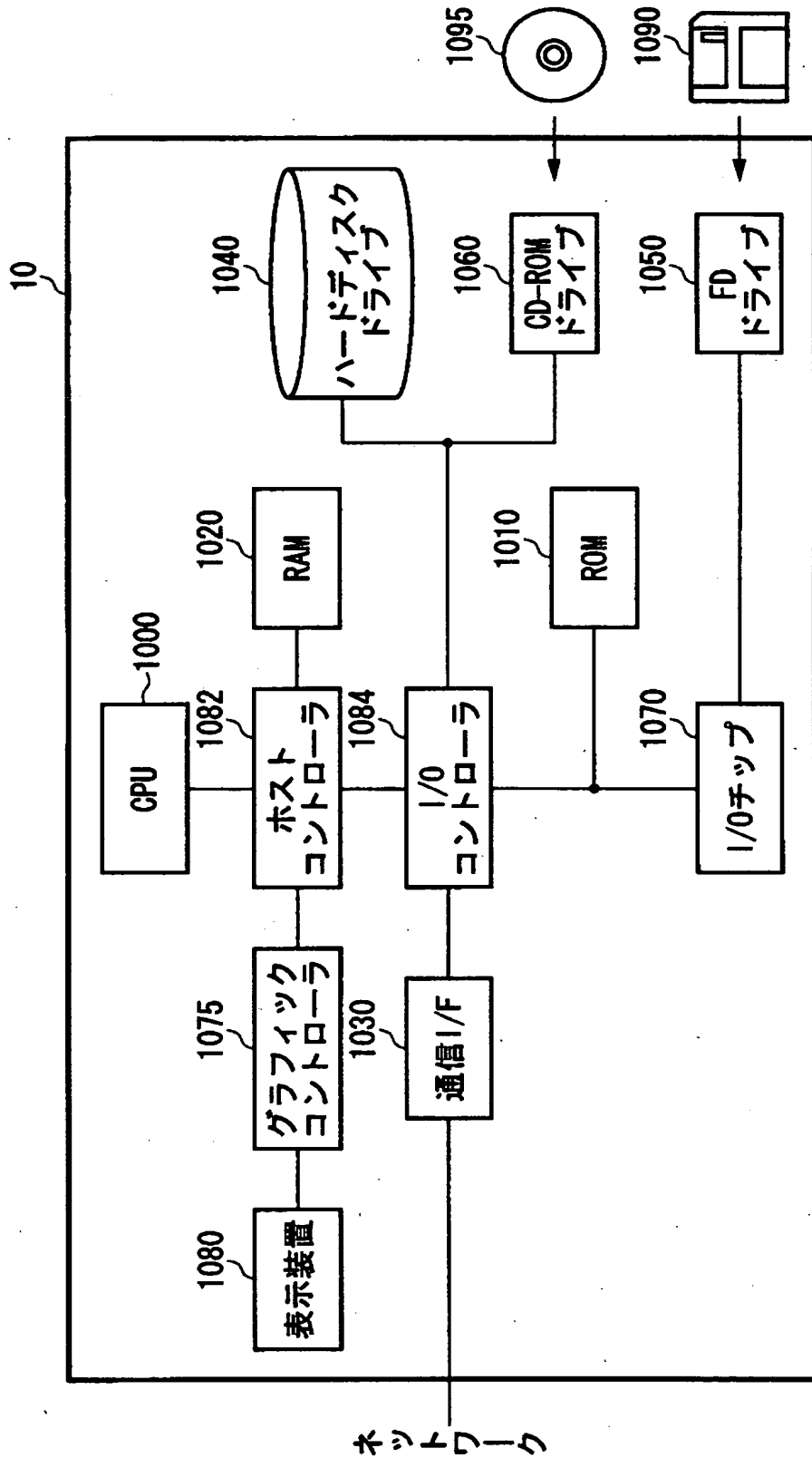
(a)



(b)



【図 8】



【書類名】 要約書

【要約】

【課題】 プログラムで用いられるレジスタの数を減らす。

【解決手段】 プログラムを最適化するコンパイラ装置は、プログラムの複数の命令間に定められた順序制約情報を取得する順序制約情報取得部と、複数の命令のそれぞれが実行される実行順序を、順序制約情報に基づいて順次決定する順序決定部と、実行順序が決定された命令を実行した場合に必要なレジスタの数である必要レジスタ数を解析するレジスタ数解析部と、2つの命令の組合せであって、一方の命令が順序既決定命令であり、他方の命令が順序未決定命令であり、かつ一方の命令が他方の命令より先に実行されるべき順序の制約が順序制約情報に含まれない組合せを検出する命令検出部と、必要レジスタ数が予め定められた数を超える場合に、一方の命令を実行順序が決定されていない状態に変更し、他方の命令の次に一方の命令が実行されるべく実行順序を決定させる順序決定再処理部とを備える。

【選択図】 図 1

認定・付加情報

特許出願の番号	特願2003-074834
受付番号	50300445673
書類名	特許願
担当官	佐々木 吉正 2424
作成日	平成15年 3月20日

<認定情報・付加情報>

【特許出願人】

【識別番号】	390009531
【住所又は居所】	アメリカ合衆国10504、ニューヨーク州 アーモンク ニュー オーチャード ロード
【氏名又は名称】	インターナショナル・ビジネス・マシーンズ・コーポレーション

【代理人】

【識別番号】	100086243
【住所又は居所】	神奈川県大和市下鶴間1623番地14 日本アイ・ビー・エム株式会社 大和事業所内
【氏名又は名称】	坂口 博

【代理人】

【識別番号】	100091568
【住所又は居所】	神奈川県大和市下鶴間1623番地14 日本アイ・ビー・エム株式会社 大和事業所内
【氏名又は名称】	市位 嘉宏

【代理人】

【識別番号】	100108501
【住所又は居所】	神奈川県大和市下鶴間1623番14 日本アイ・ビー・エム株式会社 知的所有権
【氏名又は名称】	上野 剛史

【復代理人】

申請人	
【識別番号】	100104156
【住所又は居所】	東京都新宿区新宿1丁目24番12号 東信ビル 6階 龍華国際特許事務所
【氏名又は名称】	龍華 明裕